

(11)特許出願公開番号

特開平8-262475

(43)公開日 平成8年(1996)10月11日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1345			G 0 2 F 1/1345	
1/136	5 0 0		1/136	5 0 0
G 0 9 F 9/30	3 3 8	7426-5H	G 0 9 F 9/30	3 3 8 K
H 0 1 L 29/786			H 0 1 L 29/78	6 2 7 D
21/336				

審査請求 未請求 請求項の数5 F D (全 7 頁)

(21)出願番号 特願平7-88789

(22)出願日 平成7年(1995)3月21日

(71)出願人 000153878

株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72)発明者 中嶋 節男

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(72)発明者 山崎 舜平

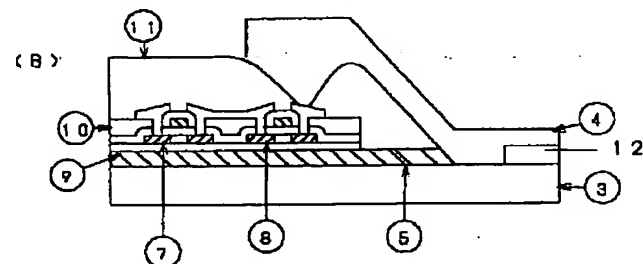
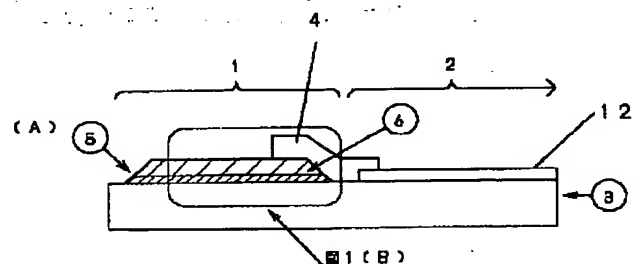
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(54)【発明の名称】 表示装置の作製方法

(57) 【要約】

【目的】 表示装置のより一層の小型・軽量化を図る。

【構成】 表示装置の基板上に、半導体集積回路は他の基板上に作製されたものを剥離して、スティック・クリスタルと同等な半導体集積回路のみをそれぞれの基板に機械的に接着し、かつ、電気的な接続を行う。また、電気的な接続を、加熱処理により一括に行う。



(2)

## 【特許請求の範囲】

【請求項1】第一の基板上に電気配線を形成する工程と、

他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、

第二の基板上に、前記第1の基板上の電気配線に対向して、透明導電膜を設ける工程と、

前記半導体集積回路を他の基板上から剥離し、第一の基板上に装着する工程と、

前記半導体集積回路と前記第一の電気配線を加熱により電気的に接続する工程とを含む表示装置の作製方法。

【請求項2】第1の基板上に第一の方向にのびる複数の透明導電膜の電気配線を形成する工程と、

他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、

前記半導体集積回路を他の基板上から剥離し、第一の基板上に、前記第一の方向と概略垂直な第二の方向にのびる方向に装着する工程と、

第二の基板状に、第二の方向に延びる複数の透明導電膜の第二の電気配線を設ける工程と、

前記半導体集積回路を他の基板上から剥離し、第二の基板上に、第一の方向に延びる方向に装着する工程と、

前記第1の電気配線と第2の電気配線が対向するように、基板を配置する工程と、

前記半導体集積回路と前記第一の電気配線を加熱により電気的に接続する工程とを含む表示装置の作製方法。

【請求項3】第一の基板上に、第一の方向にのびる複数の第一の電気配線を形成する工程と、

第一の基板上に、第二の方向に延びる複数の第二の電気配線を形成する工程と、

他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、

前記細長い島状領域を他の基板上から剥離し、第一の基板上に、前記第一の方向にのびる方向に装着し、前記第二の電気配線と加熱により接続する工程と、

前記細長い島状領域を他の基板上から剥離し、第一の基板上に、前記第二の方向にのびる方向に装着し、前記第一の電気配線と加熱により接続する工程と、

第二の基板上に透明導電膜を形成する工程と、

前記第1の基板の第1および第2の電気配線と、前記第2の基板の透明導電膜とが、対向するように、基板を配置する工程と、を含む表示装置の作製方法。

【請求項4】請求項1乃至3において、加熱による電気的接続が、レーザー光によることを特徴とする表示装置の作製方法。

【請求項5】請求項1乃至3において、電気的な接続が、少なくとも金・アルミニウム・インジウム・スズのうち一種以上を含む金属の配線で行われることを特徴とする表示装置の作製方法。

【発明の詳細な説明】

2

## 【0001】

【産業上の利用分野】本発明は、液晶表示装置等のパッシブマトリクス型もしくはアクティブマトリクス型の表示装置に関し、特に、駆動用の半導体集積回路を効果的に実装したことにより、表示装置の基板に占める面積を大きくした、ファッショナブルな表示装置を得ることを目的とする。

## 【0002】

【従来の技術】マトリクス型の表示装置としては、パッシブマトリクス型とアクティブマトリクス型の構造が知られている。パッシブマトリクス型では、第1の基板上に透明導電膜等でできた多数の短冊型の電気配線（ロー配線）をある方向に形成し、第2の基板上には、前記第1の基板上の電気配線とは概略垂直な方向に同様な短冊型の電気配線（カラム配線）を形成する。そして、両基板の電気配線が対向するように基板を配置する。

【0003】基板間に液晶材料のように電圧・電流等によって、透光性、光反射・散乱性の変化する電気光学材料を設けておけば、第1の基板の任意のロー配線と第2の基板の任意のカラム配線との間に電圧・電流等を印加すれば、その交差する部分の透光性、光反射・散乱性等を選択できる。このようにして、マトリクス表示が可能となる。

【0004】アクティブマトリクス型では、第1の基板上に多層配線技術を用いて、ロー配線とカラム配線とを形成し、この配線の交差する部分に画素電極を設け、画素電極には薄膜トランジスタ（TFT）等のアクティブ素子を設けて、画素電極の電位や電流を制御する構造とする。また、第2の基板上にも透明導電膜を設け、第1の基板の画素電極と、第2の基板の透明導電膜とが対向するように基板を配置する。

【0005】いずれにせよ、使用される基板の材料は、作製プロセスによって選択された。例えば、透明導電膜を形成して、これをエッチングして、ロー・カラム配線パターンを形成する以外には特に複雑なプロセスのないパッシブマトリクス型では、基板はガラス以外に、プラスチックでもよかった。一方、比較的、高温の成膜工程を有し、また、ナトリウム等の可動イオンを避ける必要のあるアクティブマトリクス型では、基板としてアルカリ濃度の極めて低いガラス基板を用いる必要があった。

## 【0006】

【発明の解決しようとする課題】いずれにせよ、従来のマトリクス型表示装置においては、特殊なもの以外は、マトリクスを駆動するための半導体集積回路（周辺駆動回路、もしくは、バー回路という）を取り付ける必要があった。従来は、これは、テープ自動ボンディング（TAB）法やチップ・オン・ガラス（COG）法によってなされてきた。しかしながら、マトリクスの規模は数1000行にも及ぶ大規模なものであるため、集積回路の端子も非常に多く、一方、するドライバー回路は、長方形

(3)

3  
 状のICパッケージや半導体チップであるため、これらの端子を基板上の電気配線と接続するために配線を引き回す必要から、表示画面に比して、周辺部分の面積が無視できないほど大きくなった。

【0007】この問題を解決する方法として、特開平7-14880には、ドライバー回路を、マトリクス of 1 辺とほぼ同じ程度の細長い基板（スティック、もしくは、スティック・クリスタルという）上に形成し、これをマトリクスの端子部に接続するという方法が開示されている。ドライバー回路としては、幅2mmほど程度で十分であることにより、このような配置が可能となる。このため、基板のほとんどを表示画面とすることができた。

【0008】もちろん、この場合には、マトリクスの面積が大きなものでは、回路をシリコンウェハー上に形成することができないので、ガラス基板等の上に形成する必要がある。したがって、ガラス基板等の上に形成される半導体回路に用いられる能動素子は、結晶性またはアモルファスの半導体を用いたTFTである。

【0009】しかしながら、スティック・クリスタルに関しては、ドライバー回路の基板の厚さが、表示装置全体の小型化に支障をきたした。例えば、表示装置をより薄くする必要から基板の厚さを0.3mmとすることは、基板の種類や工程を最適化することにより可能である。しかし、スティック・クリスタルの厚さは、製造工程で必要とされる強度から0.5mm以下とすることは困難であり、結果として、基板を張り合わせたときに、0.2mm以上もスティック・クリスタルが出ることとなる。

【0010】また、スティック・クリスタルと表示装置の基板の種類が異なると、熱膨張の違い等の理由により、回路に欠陥が生じることがあった。特に、表示装置の基板として、プラスチック基板を用いると、この問題が顕著であった。なぜならば、スティック・クリスタルの基板としては、プラスチックを用いることは、耐熱性の観点から、実質的に不可能なためである。本発明はこのようなスティック・クリスタルの抱えていた問題を解決し、表示装置のより一層の小型・軽量化を目的とするものである。

【0011】

【課題を解決するための手段】本発明は、表示装置の基板上に、スティック・クリスタルと同等な半導体集積回路のみを機械的に接着し、かつ、電気的な接続を行うことにより、ドライバー回路部分の薄型化を実施する。また、電気的な接続を、加熱処理により一括に行うことで、高スループットを実現する。

【0012】本発明の基本的な構成は、電気配線と、これに電気的に接続され、TFTを有する細長い半導体集積回路を有する第1の基板の、電気配線の形成された面に対して、表面に透明導電膜を有する第2の基板の透明

4  
 導電膜を対向させた構造の表示装置であり、特開平7-14880のスティック・クリスタルと同様、前記半導体集積回路は、概略、表示装置の表示面（すなわち、マトリクス）の1辺の長さに等しく、かつ、他の基板上に作製されたものを剥離して、前記第1の基板に装着したものである

【0013】特に、パッシブマトリクス型の場合には、第1の方向に延びる複数の透明導電膜の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる細長い第1の半導体集積回路とを有する第1の基板と、第2の方向に延びる複数の透明導電膜の第2の電気配線と、これに接続され、TFTを有し、前記第1の方向に延びる第2の半導体集積回路とを有する第2の基板とを、第1の電気配線と第2の電気配線が対向するように配置した表示装置で、第1および第2の半導体集積回路は他の基板上に作製されたものを剥離して、それぞれの基板に装着したものである。

【0014】また、アクティブマトリクス型の場合には、第1の方向に延びる複数の第1の電気配線と、これに接続され、TFTを有し、第1の方向に概略垂直な第2の方向に延びる第1の半導体集積回路と、第2の方向に延びる複数の第2の電気配線と、これに接続され、TFTを有し、第1の方向に延びる第2の半導体集積回路とを有する第1の基板と、表面に透明導電膜を有する第2の基板とにおいて、第1の基板の第1および第2の電気配線と、第2の基板の透明導電膜とが、対向するように、配置させた表示装置で、第1および第2の半導体集積回路は他の基板上に作製されたものを剥離して、第1の基板に装着したものである。

【0015】TFTを有する半導体集積回路を他の基板上に形成し、これを剥離して、他の基板に接着する（もしくは、他の基板に接着したのち、元の基板を除去する）方法は、一般的にはSOI（シリコン・オン・インシュレータ）技術の1つとして知られており、特表平6-504139やその他の公知の技術、あるいは、以下の実施例で用いるような技術を使用すればよい。

【0016】図1に、本発明の表示装置の断面構造の例を示す。図1（A）は、比較的、小さな倍率で見たものである。図の左側は、半導体集積回路の設けられたドライバー回路部1を、また、右側は、マトリクス部2を示す。基板3上に金属配線4及び半導体集積回路6を樹脂5で機械的に固定する。さらに、基板3上に配置された透明導電膜等の材料でできた電気配線12と金属配線4とを、両者が重なる部分にレーザー照射で加熱することにより熔融し電気的な接続を行う。この際、金属配線4は容易に熔融することが望まれる。従ってアルミニウム・インジウム・スズ・金等の低融点金属が望ましい。

【0017】図1（A）のうち、点線で囲まれた領域を拡大したのが、図1（B）である。符号は、図1（A）と同じ物を示す。半導体集積回路は、Nチャネル型TFT

(4)

5

T7とPチャネル型TFT8が、下地絶縁膜9、層間絶縁物10、あるいは、酸化珪素等のパッシベーション膜11で挟まれた構造となる。(図1(B))

【0018】金属配線4と配線電極12との接触部分に関しては、レーザー溶接する方法の他に、図3(A)に示すように、透明導電膜等の電気配線31を備えた基板40に、金属配線33を伴った半導体集積回路34を異方性導電接着剤で固定し、加熱・圧着する事で電気的な接続をしても良い。図3(B・C)は接続部の拡大図である。異方性導電接着剤35による接続(図3(B))では、異方性導電接着剤の中の導電性粒子36により、金属配線33と電気配線31が電氣的に接続される。さらには、図3(C)に示すように前もって配線電極31上に低融点金属からなるパンプ37を配置しておき、その後加熱によりパンプ37を溶融し電気的な接続をとる方法も可能である。

【0019】このような表示装置の作製順序の概略は、図2に示される。図2はパッシブマトリクス型の表示装置の作製手順を示す。まず、多数の半導体集積回路22を適当な基板21の上に形成する。(図2(A))

【0020】そして、これを分断して、スティック・クリスタル23、24を得る。得られたスティック・クリスタルは、次の工程に移る前に電気特性をテストして、良品・不良品に選別するとよい。(図2(B))

【0021】次に、スティック・クリスタル23、24の半導体集積回路29、30をSOI技術によって、別の基板25、27の透明導電膜による配線のパターンの形成された面26、28上に接着し、電気的な接続を取る。(図2(C)、図2(D))

【0022】最後に、このようにして得られた基板を向かい合わせる事により、パッシブマトリクス型表示装置が得られる。なお、面26は、面26の逆の面、すなわち、配線パターンの形成されていない方の面を意味する(図2(G))

【0023】上記の場合には、ロー・スティック・クリスタル(ロー配線を駆動するドライバー回路用のスティック・クリスタル)とカラム・スティック・クリスタル(カラム配線を駆動するドライバー回路用のスティック・クリスタル)を同じ基板21から切り出したが、別の基板から切りだしてもよいことは言うまでもない。また、図2ではパッシブマトリクス型表示装置の例を示したが、アクティブマトリクス型表示装置でも、同様におこなえることは言うまでもない。さらに、フィルムのような材料を基板として形成される場合は実施例に示した。

【0024】

【実施例】

【実施例1】本実施例は、パッシブマトリクス型液晶表示装置の一方の基板の作製工程の概略を示すものである。本実施例を図4、図5を用いて説明する。図4に

6

は、スティック・クリスタル上にドライバー回路を形成する工程の概略を、図5にはドライバー回路を液晶表示装置の基板に実装する工程の概略を示す。

【0025】まず、ガラス基板50上に剥離層として、厚さ3000Åのシリコン膜51を堆積した。シリコン膜51は、その上に形成される回路と基板とを分離する際にエッチングされるので、膜質についてはほとんど問題とされないので、量産可能な方法によって堆積すればよい。さらに、シリコン膜はアモルファスでも結晶性でもよく、他の元素を含んでもよい。

【0026】また、ガラス基板は、コーニング7059、同1737、NHテクノグラスNA45、同35、日本電気硝子OA2等の無アルカリもしくは低アルカリガラスや石英ガラスを用いればよい。石英ガラスを用いる場合には、そのコストが問題となるが、本発明では1つの液晶表示装置に用いられる面積は極めて小さいので、単位当たりのコストは十分に小さい。

【0027】シリコン膜51上には、厚さ200nmの酸化珪素膜53を堆積した。この酸化珪素膜は下地膜となるので、作製には十分な注意が必要である。そして、公知の方法により、結晶性の島状シリコン領域(シリコン・アイランド)54、55を形成した。このシリコン膜の厚さは、必要とする半導体回路の特性を大きく左右するが、一般には、薄いほうが好ましかった。本実施例では40~60nmとした。

【0028】また、結晶性シリコンを得るには、アモルファスシリコンにレーザー等の強光を照射する方法(レーザーアニール法)や、熱アニールによって固相成長させる方法(固相成長法)が用いられる。固相成長法を用いる際には、特開平6-244104に開示されるように、ニッケル等の触媒元素をシリコンに添加すると、結晶化温度を下げ、アニール時間を短縮できる。さらには、特開平6-318701のように、一度、固相成長法によって結晶化せしめたシリコンを、レーザーアニールしてもよい。いずれの方法を採用するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。

【0029】その後、プラズマCVD法もしくは熱CVD法によって、厚さ120nmの酸化珪素のゲイト絶縁膜56を堆積し、さらに、厚さ500nmの結晶性シリコンによって、ゲイト電極・配線57、58を形成した。ゲイト配線は、アルミニウムやタングステン、チタン等の金属や、あるいはそれらの珪化物でもよい。さらに、金属のゲイト電極を形成する場合には、特開平5-267667もしくは同6-338612に開示されるように、その上面もしくは側面を陽極酸化物で被覆してもよい。ゲイト電極をどのような材料で構成するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定すればよい。(図4(A))

【0030】その後、セルフアライン的に、イオンドー

(5)

7

ピング法等の手段によりN型およびP型の不純物をシリコン・アイランドに導入し、N型領域59、P型領域60を形成した。そして、公知の手段で、層間絶縁物(厚さ500nmの酸化珪素膜)61を堆積した。そして、これにコンタクトホールを開孔し、アルミニウム合金配線62~64を形成した。(図4(B))

【0031】さらに、これらの上に、パッシベーション膜として、ポリイミド膜70を形成した。ポリイミド膜はワニス塗布・硬化する事で形成される。本実施例では東レ(株)のフォトニスUR-3800を用いた。まずスピナで塗布する。塗布条件は所望の膜厚に応じて決めればよい。ここでは3000rpm・30秒の条件で約4μmのポリイミド膜を形成した。これを、乾燥を行った後に、露光・現像を行う。適当に条件を選ぶことで、所望のパターンを得ることができる。その後、窒素雰囲気中300℃で処理することで膜の硬化を行った。さらにその上にアルミニウムの金属配線90をスパッタ法により形成した。(図4(C))

【0032】続いて、転写用基板72を樹脂71で前記半導体集積回路に接着する。転写用基板は一時的に集積回路を保持するための強度・平坦性があればよくガラス・プラスチック等が使用できる。この転写用基板は後で再剥離するため、樹脂71は除去が容易な材質が好ましい。また粘着剤等剥離が容易なものを使用しても良い。(図5(A))

【0033】このように処理した基板を、三塩化フッ素(C<sub>2</sub>F<sub>6</sub>)と窒素の混合ガスの気流中に放置した。三塩化フッ素と窒素の流量は、共に500sccmとした。反応圧力は1~10Torrとした。温度は室温とした。三塩化フッ素等のハロゲン化フッ素は、珪素を選択的にエッチングする特性が知られている。一方、酸化珪素はほとんどエッチングされない。その為、時間の経過とともに剥離層51はエッチングされてゆくが、下地層53はほとんどエッチングされずTFT素子へのダメージは無い。さらに時間が経過すると、剥離層51は完全にエッチングされ、半導体集積回路が完全に剥離される。(図5(B))

【0034】次に、剥離した半導体集積回路を、液晶表示装置の基板75に樹脂76で接着し、転写用基板72を除去する。(図5(C))

【0035】最後に、液晶表示装置の基板上に配置された配線電極80と金属配線90の重なる部分をYAGレーザー85で照射・加熱する事で電気的な接続をする。(図5(D))

【0036】このようにして、液晶表示装置の一方の基板への半導体集積回路の形成を終了した。このようにして得られる基板を用いて、液晶表示装置が完成される。

8

【0037】〔実施例2〕本実施例は液晶表示装置の基板上的配線と半導体集積回路の金属配線とを電気的に接続する工程の概略を示すものである。本実施例を図6を用いて説明する。図6は液晶表示装置の基板上的配線電極と、半導体集積回路の金属配線との接続箇所の拡大図を示す。

【0038】液晶表示装置の基板100上に透明導電膜からなる配線電極101をスパッタ法により形成する。さらに、半導体集積回路と電気的に接続される箇所に低融点金属からなるパッド102をスパッタ法で形成する。

【0039】次に、別の基板上で作製された半導体集積回路及び金属配線103を実施例1で述べた方法により接着剤104を介して機械的に固定する(図6(A))

【0040】最後に、YAGレーザー106を用い金属配線103とパッド102の重なる箇所を溶融し電気的接続108を完了する。(図6(B))

【0041】ここでは、レーザー照射を金属配線103の上から行ったが、基板100の下側からの照射でも同様の効果が得られる。

【0042】

【発明の効果】本発明では、表示装置の基板の種類や厚さ、大きさに関して、さまざまなバリエーションが可能である。例えば、実施例1に示したように、極めて薄いフィルム状の液晶表示装置を得ることもできる。この場合には、表示装置を曲面に合わせて張りつけてもよい。さらに、基板の種類の制約が緩和された結果、プラスチック基板のように、軽く、耐衝撃性の強い材料を用いることもでき、携帯性も向上する。

【0043】また、ドライバー回路の専有する面積が小さいので、表示装置と他の装置の配置の自由度が高まる。典型的には、ドライバー回路を表示面の周囲の幅数mmの領域に押し込めることが可能であるので、表示装置自体は極めてシンプルであり、ファッション性に富んだ製品である。その応用範囲もさまざまに広がり、よって、本発明の工業的価値は極めて高い。

【図面の簡単な説明】

【図1】 本発明の断面構造の例を示す。

【図2】 本発明の表示装置の作製方法の概略を示す。

【図3】 本発明の1例の表示装置の断面構造を示す。

【図4】 本発明に用いる半導体集積回路の作製工程の一例を示す。

【図5】 半導体集積回路を表示装置の基板に接着する工程を示す。

【図6】 本発明に用いる配線の電気的接続の工程の一例を示す。

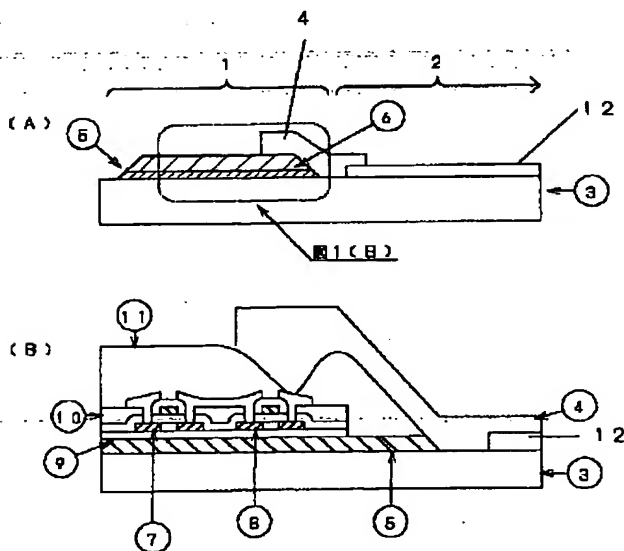
【符号の説明】

- 1 . . . . . 液晶表示装置のドライバー回路部
- 2 . . . . . 液晶表示装置のマトリックス部
- 3 . . . . . 液晶表示装置の基板

(6)

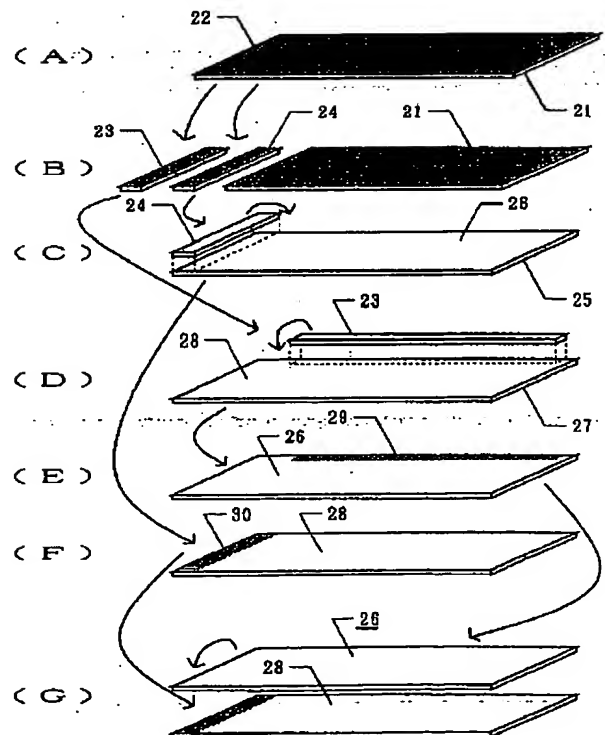
- 9
- 4 . . . 金属電極  
 5 . . . 樹脂  
 6 . . . 半導体集積回路  
 7 . . . Nチャネル型TFT  
 8 . . . Pチャネル型TFT  
 9 . . . 下地膜  
 10 . . . 層間絶縁膜  
 11 . . . パッシベーション膜  
 12 . . . 液晶表示装置の配線電極  
 21 . . . スティック・クリスタルを形成する基板  
 22 . . . 半導体集積回路  
 23、24 . . . スティック・クリスタル  
 25、27 . . . 液晶表示装置の基板  
 26、28 . . . 配線パターンが形成されている面  
 29、30 . . . 液晶表示装置の基板上に移されたドライバ回路  
 26 . . . 配線パターンの形成されている面と逆の面  
 31 . . . 液晶表示装置の電極  
 32 . . . 樹脂  
 33 . . . 金属電極  
 34 . . . 半導体集積回路  
 35 . . . 異方性導電接着剤  
 36 . . . 導電性の粒子  
 37 . . . バンプ  
 40 . . . 液晶表示装置の基板

【図1】



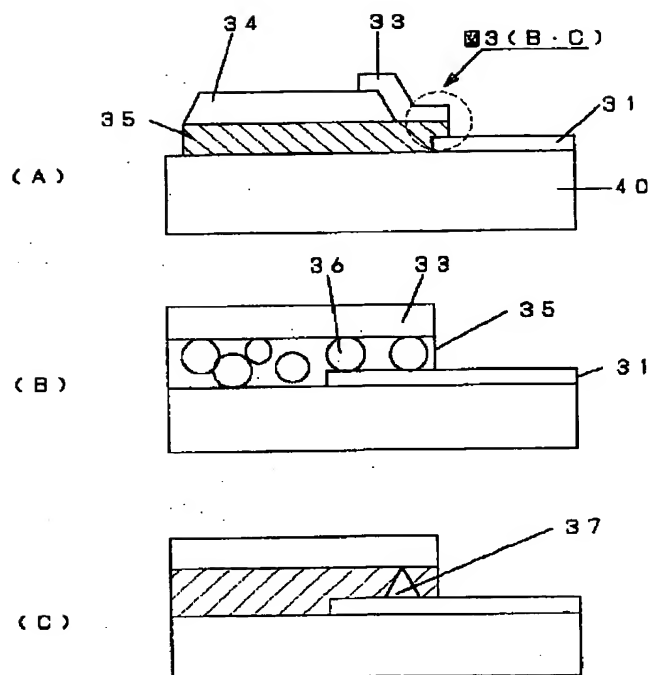
- 10
- 50 . . . 半導体集積回路を製造する基板  
 51 . . . 剥離層  
 53 . . . 下地膜  
 54・55 . . . シリコン・アイランド  
 56 . . . 層間絶縁膜  
 57・58 . . . ゲイト電極  
 59 . . . N型領域  
 60 . . . P型領域  
 61 . . . ゲイト絶縁膜  
 62～64 . . . アルミニウム合金電極  
 70 . . . パッシベーション膜  
 71 . . . 接着剤  
 72 . . . 転写用基板  
 75 . . . 液晶表示装置の基板  
 76 . . . 樹脂  
 80 . . . 液晶表示装置の配線電極  
 85 . . . レーザー光  
 90 . . . 金属電極  
 100 . . . 液晶表示装置の基板  
 101 . . . 透明導電膜  
 102 . . . パッド  
 103 . . . 金属配線  
 104 . . . 接着剤  
 106 . . . レーザー光  
 108 . . . 電氣的接続箇所

【図2】

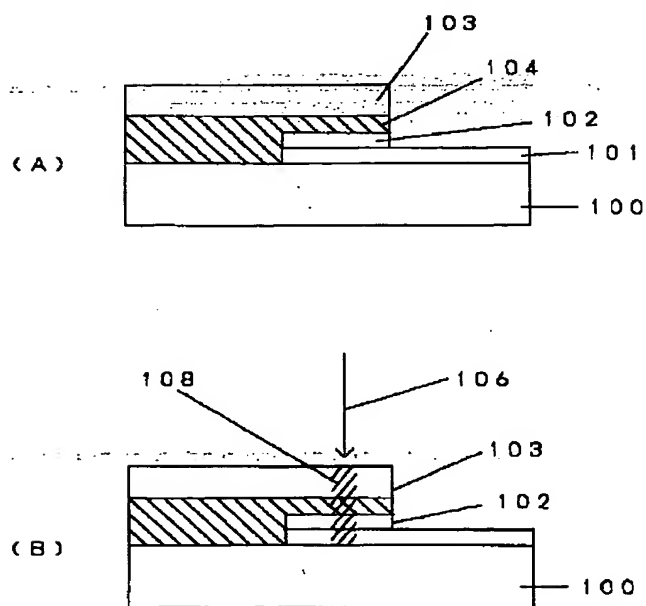


(7)

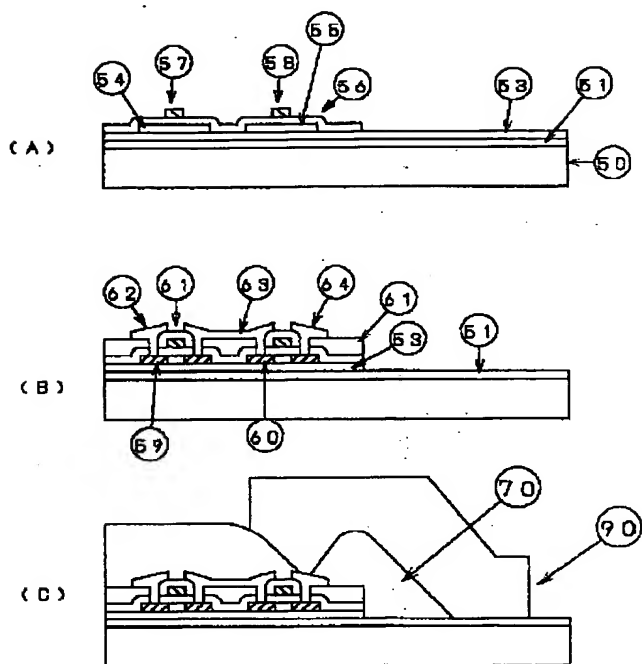
【図 3】



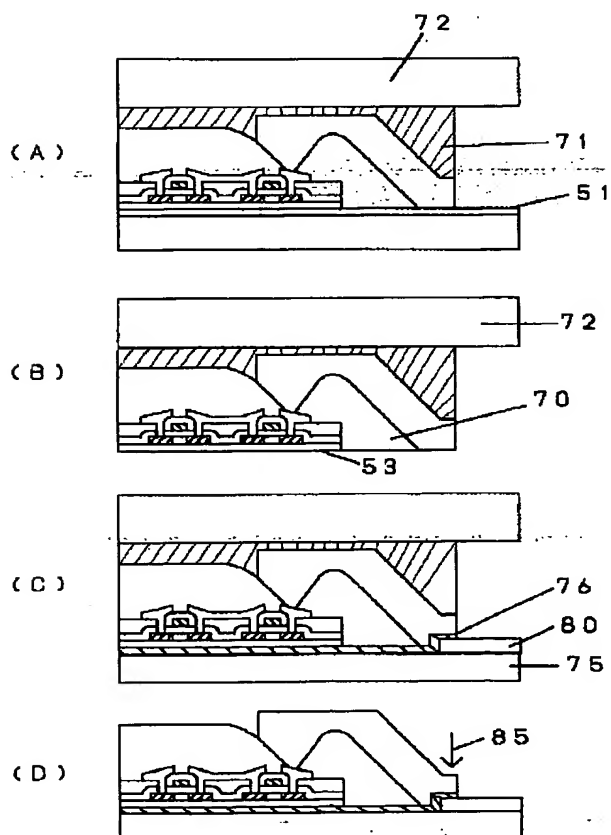
【図 6】



【図4】



【図 5】



【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第6部門第2区分  
【発行日】平成14年6月26日(2002.6.26)

【公開番号】特開平8-262475  
【公開日】平成8年10月11日(1996.10.11)  
【年通号数】公開特許公報8-2625  
【出願番号】特願平7-88789  
【国際特許分類第7版】

G02F 1/1345  
1/136 500  
G09F 9/30 338  
H01L 29/786  
21/336

【F I】

G02F 1/1345  
1/136 500  
G09F 9/30 338 K  
H01L 29/78 627 D

【手続補正書】

【提出日】平成14年3月20日(2002.3.20)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】第一の基板上に配線を形成する工程と、他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、前記半導体集積回路を前記他の基板上から剥離し、前記第一の基板上に装着する工程と、前記半導体集積回路の金属配線と前記配線とをレーザー光による加熱により電気的に接続する工程とを含む表示装置の作製方法。

【請求項2】第1の基板上に第一の方向にのびる透明導電膜からなる第一の配線を複数形成する工程と、他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、前記半導体集積回路を前記他の基板上から剥離し、第一の基板上に、前記第一の方向と概略垂直な第二の方向にのびる方向に装着する工程と、第二の基板上に、第二の方向に延びる透明導電膜からなる第二の配線を複数設ける工程と、前記半導体集積回路を前記他の基板上から剥離し、第二の基板上に、第一の方向に延びる方向に装着する工程と、前記第一の配線と前記第二の配線が対向するように、前

記第一の基板および前記第二の基板を配置する工程と、前記半導体集積回路の金属配線と前記第一の配線とが重なっている部分にレーザー光を照射し、前記半導体集積回路と前記第一の配線を前記レーザー光による加熱により電気的に接続する工程とを含む表示装置の作製方法。

【請求項3】第一の基板上に、第一の方向にのびる第一の配線を複数形成する工程と、第一の基板上に、第二の方向に延びる第二の配線を複数形成する工程と、他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、前記半導体集積回路を前記他の基板上から剥離し、第一の基板上に、前記第一の方向にのびる方向に装着し、前記半導体集積回路の金属配線と前記第二の配線とを加熱により接続する工程と、前記半導体集積回路を前記他の基板上から剥離し、第一の基板上に、前記第二の方向にのびる方向に装着し、前記半導体集積回路の金属配線と前記第一の配線とを加熱により接続する工程と、第二の基板上に透明導電膜を形成する工程と、前記第1の基板上に形成された第一および第二の配線と、前記第二の基板上に形成された透明導電膜とが対向するように、前記第一の基板および前記第二の基板を配置する工程と、を含む表示装置の作製方法。

【請求項4】請求項3において、前記加熱による電気的接続が、レーザー光による溶融で行われることを特徴とする表示装置の作製方法。

【請求項5】第一の基板上に配線を形成する工程と、



(2)

3

他の基板上に薄膜トランジスタを有する半導体集積回路を形成する工程と、

前記半導体集積回路を前記他の基板上から剥離し、前記第一の基板上に装着する工程と、

前記半導体集積回路の金属配線と前記第一の基板上に形成された配線とを前記第一の基板の下側から照射したレーザー光による加熱により溶融させて電氣的に接続させる工程とを含む表示装置の作製方法。

【請求項6】請求項5において、前記第一の基板上に形

4

成された配線は、透明導電膜であることを特徴とする表示装置の作製方法。

【請求項7】請求項1乃至6において、前記半導体集積回路と電氣的に接続される箇所は、少なくとも金、アルミニウム、インジウム、スズのうち一種以上を含む金属の配線であることを特徴とする表示装置の作製方法。

【請求項8】請求項1乃至6において、前記半導体集積回路の装着は、樹脂で接着して行うことを特徴とする表示装置の作製方法。

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-262475

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

G02F 1/1345

G02F 1/136

G09F 9/30

H01L 29/786

H01L 21/336

(21)Application number : 07-088789

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 21.03.1995

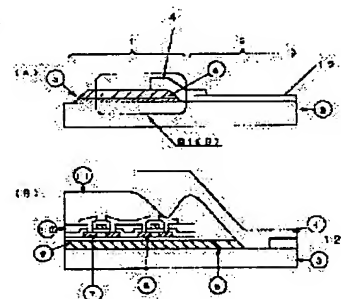
(72)Inventor : NAKAJIMA SETSUO  
YAMAZAKI SHUNPEI

## (54) PRODUCTION OF DISPLAY DEVICE

### (57)Abstract:

**PURPOSE:** To reduce the thickness of driver circuit parts by mechanically adhering only the semiconductor integrated circuits equal to stick crystals onto a substrate and electrically connecting these circuits as well.

**CONSTITUTION:** Metallic wirings 4 and the semiconductor integrated circuits 6 are mechanically fixed onto the substrate 3. Further, these circuits are electrically connected by heating the electric wirings 12 formed of materials, such as transparent conductive films, and metallic wirings 4 arranged on the substrate 3 to melt by irradiating the parts where both overlap on each other with a laser. At this time, the metallic wirings 4 are desired to melt easily. Then, low melting metals, such as aluminum, indium, tin and gold, are preferable. In such a case, the semiconductor integrated circuits 6 are formed to the structure in which N channel type TFTs 7 and P channel type TFTs 8 are held by ground surface insulating films 9, interlayer insulators 10 or passivation films 11 of silicon oxide, etc. The connection of the metallic wirings 4 and the wiring electrodes 12 may be electrically executed by fixing both with anisotropic conductive adhesives and press bonding both under heating.



## LEGAL STATUS

[Date of request for examination]

20.03.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3578828

[Date of registration]

23.07.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The process which forms electric wiring on the first substrate, and the process which forms the semiconductor integrated circuit which has a thin film transistor on other substrates, The process which counters the electric wiring on said 1st substrate, and prepares the transference electric conduction film on the second substrate, The production approach of a display including the process which exfoliates from other substrates and equips with said semiconductor integrated circuit on the first substrate, and the process which connects electrically said semiconductor integrated circuit and said first electric wiring with heating.

[Claim 2] The process which forms the electric wiring of two or more transference electric conduction film extended in the first direction on the 1st substrate, The process which forms the semiconductor integrated circuit which has a thin film transistor on other substrates, said semiconductor integrated circuit -- from other substrates top -- exfoliating -- a first substrate top -- said first direction and outline -- with the process with which it equips in the direction extended in the second perpendicular direction The process which prepares the second electric wiring of two or more transference electric conduction film prolonged in the second direction second in the shape of a substrate, So that the process which equips with said semiconductor integrated circuit in the direction which exfoliates from other substrates and extends in the first direction on the second substrate, and said the 1st electric wiring and 2nd electric wiring may counter The production approach of a display including the process which arranges a substrate, and the process which connects electrically said semiconductor integrated circuit and said first electric wiring with heating.

[Claim 3] The process which forms two or more first electric wiring extended in the first direction on the first substrate, The process which forms two or more second electric wiring prolonged in the second direction on the first substrate, The process which forms the semiconductor integrated circuit which has a thin film transistor on other substrates, The process which exfoliates from other substrates, equips with said long and slender island-like field in the direction extended in said first direction on the first substrate, and is connected with said second electric wiring and heating, The process which exfoliates from other substrates, equips with said long and slender island-like field in the direction extended in said second direction on the first substrate, and is connected with said first electric wiring and heating, The production approach of a display that the process which forms the transference electric conduction film on the second substrate, the 1st and 2nd electric wiring of said 1st substrate, and the transference electric conduction film of said 2nd substrate include the process which arranges a substrate so that it may counter.

[Claim 4] The production approach of a display that electrical installation by heating is characterized by being based on laser light in claim 1 thru/or 3.

[Claim 5] The production approach of the display characterized by making electric connection in claim 1 thru/or 3 with wiring of the metal which contains more than a kind among gold and aluminum indium tin at least.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention aims at obtaining the fashionable display which enlarged area occupied to the substrate of a display by having mounted the semiconductor integrated circuit for a drive effectively especially about the display of passive matrix molds, such as a liquid crystal display, or a active-matrix mold.

[0002]

[Description of the Prior Art] As an indicating equipment of a matrix mold, the structure of a passive matrix mold and a active-matrix mold is known. the electric wiring (low wiring) of the stick-shape of a large number made in the transparence electric conduction film etc. in the passive matrix mold on the 1st substrate -- a certain direction -- forming -- a 2nd substrate top -- the electric wiring on said 1st substrate -- an outline -- the electric wiring (column wiring) of the same stick-shape as a perpendicular direction is formed. And a substrate is arranged so that the electric wiring on both substrates may counter.

[0003] If the opto electronics material from which translucency, and a light reflex and dispersion nature change is prepared by \*\*\*\*\* like a liquid crystal ingredient between substrates and \*\*\*\*\* will be impressed between low wiring of the arbitration of the 1st substrate, and column wiring of the arbitration of the 2nd substrate, the translucency of the crossing part, a light reflex, dispersion nature, etc. can be chosen. Thus, a matrix display becomes possible.

[0004] In a active-matrix mold, a multilayer-interconnection technique is used on the 1st substrate, low wiring and column wiring are formed, a pixel electrode is prepared in the part which this wiring intersects, active components, such as a thin film transistor (TFT), are prepared in a pixel electrode, and it considers as the structure which controls the potential and the current of a pixel electrode. Moreover, the transparence electric conduction film is prepared also on the 2nd substrate, and a substrate is arranged so that the pixel electrode of the 1st substrate and the transparence electric conduction film of the 2nd substrate may counter.

[0005] Anyway, the ingredient of the substrate used was chosen by the production process. For example, in especially the passive matrix mold that does not have a complicated process besides forming the transparence electric conduction film, etching this and forming the Law Callum circuit pattern, plastics was sufficient as the substrate in addition to glass. In the active-matrix mold with the need of having a on the other hand comparatively hot membrane formation process, and avoiding movable ion, such as sodium, the very low glass substrate of alkali concentration needed to be used as a substrate.

[0006]

[Problem(s) to be Solved by the Invention] Anyway, in the conventional matrix mold display, the semiconductor integrated circuit (it is called a circumference drive circuit or a bar circuit) for driving a matrix needed to be attached except the special thing. the former -- this -- tape automated bonding (TAB) -- law and a chip-on glass (COG) -- it has been made by law. However, since the scale of a matrix was a large-scale thing which also amounts to several 100 lines, there were also very many

terminals of an integrated circuit, and since a driver line was rectangle-like an IC package and a semiconductor chip, on the other hand, it became so large that the area of a circumference part cannot be disregarded from the need of taking about wiring, as compared with the display screen in order to connect these terminals with the electric wiring on a substrate.

[0007] As an approach of solving this problem, a driver line is formed on a substrate with almost same long and slender extent as one side of a matrix (it is called a stick or stick crystal), and the method of connecting this to the terminal area of a matrix is indicated by JP,7-14880,A. As a driver line, it comes out enough with extent width of face of about 2mm, and such arrangement is attained by a certain thing. For this reason, most substrates were able to be used as the display screen.

[0008] Of course, in this case, since a circuit cannot be formed on a silicon wafer, it is necessary to form on a glass substrate etc. by what has a big area of a matrix. Therefore, the active element used for the semiconductor circuit formed on a glass substrate etc. is TFT using a crystalline or amorphous semi-conductor.

[0009] However, about stick crystal, the thickness of the substrate of a driver line caused trouble to the miniaturization of the whole display. For example, it is possible by optimizing the class and process of a substrate to set thickness of a substrate to 0.3mm from the need of making a display thinner. However, when the thickness of stick crystal is difficult for being referred to as 0.5mm or less from the reinforcement needed by the production process and makes a substrate rival as a result, stick crystal will come out of it 0.2mm or more.

[0010] Moreover, when the classes of substrate of stick crystal and a display differed, the defect might arise in the circuit for the reasons of the difference in thermal expansion etc. This problem was remarkable when the plastic plate was especially used as a substrate of an indicating equipment. Because, as a substrate of stick crystal, it is because it is substantially impossible from a heat-resistant viewpoint to use plastics. This invention solves the problem which was holding such stick crystal, and aims at much more small and lightweight-ization of a display.

[0011]

[Means for Solving the Problem] This invention carries out thin shape-ization of a driver line part by pasting up mechanically only a semiconductor integrated circuit equivalent to stick crystal on the substrate of an indicating equipment, and making electric connection. Moreover, a high throughput is realized by making electric connection to a package by heat-treatment.

[0012] As opposed to the field in which the electric wiring of the 1st substrate which has the long and slender semiconductor integrated circuit which the fundamental configuration of this invention is electrically connected to this with electric wiring, and has TFT was formed It is the indicating equipment of the structure where the transparence electric conduction film of the 2nd substrate which has the transparence electric conduction film was made to counter a front face. Like the stick crystal of JP,7-14880,A said semiconductor integrated circuit [0013] which exfoliates and equips said 1st substrate with what was produced on other substrates equally to an outline and die length of one side of the screen (namely, matrix) of a display The 1st electric wiring of two or more transparence electric conduction film which is especially prolonged in the 1st direction in the case of a passive matrix mold, it connects with this -- having -- TFT -- having -- the 1st direction -- an outline -- with the 1st substrate which has the 1st long and slender semiconductor integrated circuit prolonged in the 2nd perpendicular direction It connects with the 2nd electric wiring of two or more transparence electric conduction film prolonged in the 2nd direction at this. The 2nd substrate which has TFT and has the 2nd semiconductor integrated circuit prolonged in said 1st direction with the display arranged so that the 1st electric wiring and 2nd electric wiring may counter The 1st and 2nd semiconductor integrated circuits exfoliate, and equip each substrate with what was produced on other substrates.

[0014] Moreover, two or more 1st electric wiring which is prolonged in the 1st direction in the case of a active-matrix mold, it connects with this -- having -- TFT -- having -- the 1st direction -- an outline -- with the 1st semiconductor integrated circuit prolonged in the 2nd perpendicular direction In the 1st

substrate which has the 2nd semiconductor integrated circuit which is connected with two or more 2nd electric wiring prolonged in the 2nd direction at this, has TFT, and is prolonged in the 1st direction, and the 2nd substrate which has the transparence electric conduction film on a front face With the arranged display, the 1st and 2nd semiconductor integrated circuits exfoliate what was produced on other substrates, and the 1st and 2nd electric wiring of the 1st substrate and the transparence electric conduction film of the 2nd substrate equip the 1st substrate so that it may counter.

[0015] Generally the approach (or the original substrate is removed after pasting other substrates) of forming the semiconductor integrated circuit which has TFT on other substrates, exfoliating this, and pasting up on other substrates is learned as one of the SOI (silicon on insulator) techniques, and the well-known technique of Patent Publication Heisei 6-504139 or others or a technique which is used in the following examples should just be used for it.

[0016] The example of the cross-section structure of the display of this invention is shown in drawing 1. Drawing 1 (A) is seen for a comparatively small scale factor. Right-hand side shows the matrix section 2 for the driver line section 1 in which, as for the left of drawing, the semiconductor integrated circuit was prepared again. The metal wiring 4 and a semiconductor integrated circuit 6 are mechanically fixed by resin 5 on a substrate 3. Furthermore, it fuses by heating the electric wiring 12 made with ingredients, such as transparence electric conduction film arranged on a substrate 3, and the metal wiring 4 by laser radiation into the part with which both lap, and electric connection is made. Under the present circumstances, to fuse the metal wiring 4 easily is desired. Therefore, low-melt point point metals, such as aluminum indium tin and gold, are desirable.

[0017] Drawing 1 (B) expanded the field surrounded by the dotted line among drawing 1 (A). A sign shows the same object as drawing 1 (A). A semiconductor integrated circuit serves as the structure where the N channel mold TFT7 and the P channel mold TFT8 were inserted by the passivation film 11, such as the substrate insulator layer 9, the layer insulation object 10, or oxidization silicon. ( Drawing 1 (B))

[0018] About the contact part of the metal wiring 4 and the wiring electrode 12, as shown in drawing 3 (A), the semiconductor integrated circuit 34 accompanied by the metal wiring 33 may be fixed with anisotropy electric conduction adhesives, and electric connection may be made to the substrate 40 equipped with the electric wiring 31 other than the approach of carrying out laser welding, such as transparence electric conduction film, by being heated and stuck by pressure. Drawing 3 (B-C) is the enlarged drawing of a connection. In the connection ( drawing 3 (B)) by the anisotropy electric conduction adhesives 35, the metal wiring 33 and electric wiring 31 are electrically connected by the conductive particle 36 in anisotropy electric conduction adhesives. Furthermore, the method of stationing beforehand the bump 37 who consists of a low-melt point point metal on the wiring electrode 31, as shown in drawing 3 (C), fusing a bump 37 by the afterbaking, and taking electric connection is also possible.

[0019] The outline of such production sequence of a display is shown in drawing 2. Drawing 2 shows the production procedure of the display of a passive matrix mold. First, many semiconductor integrated circuits 22 are formed on the suitable substrate 21. ( Drawing 2 (A))

[0020] And this is divided and the stick crystal 23 and 24 is obtained. The obtained stick crystal is good to test an electrical property, before moving to the following process, and to sort out to an excellent article and a defective. ( Drawing 2 (B))

[0021] Next, the semiconductor integrated circuits 29 and 30 of the stick crystal 23 and 24 are pasted up on the field 26 in which the pattern of wiring by the transparence electric conduction film of another substrates 25 and 27 was formed by the SOI technique, and 28, and electric connection is taken. ( Drawing 2 (C), drawing 2 (D))

[0022] A passive matrix mold display is obtained by opposing the substrate obtained by doing in this way by the last. In addition, a field 26 means the field of the direction in which the reverse field of a field 26, i.e., a circuit pattern, is not formed ( drawing 2 (G)).

[0023] In the above-mentioned case, low stick crystal (stick crystal for driver lines which drives low wiring), and column stick crystal (stick crystal for driver lines which drives column wiring) were cut down from the same substrate 21, but it cannot be overemphasized that you may start from another substrate. Moreover, although drawing 2 showed the example of a passive matrix mold indicating equipment, it cannot be overemphasized that a active-matrix mold indicating equipment can be performed similarly. Furthermore, an ingredient like a film was shown in the example, when formed as a substrate.

[0024]

[Example]

[Example 1] This example shows the outline of the making process of one substrate of a passive matrix mold liquid crystal display. This example is explained using drawing 4 and drawing 5. The outline of a process of mounting a driver line in the substrate of a liquid crystal display for the outline of the process which forms a driver line on stick crystal at drawing 5 is shown in drawing 4.

[0025] First, the silicon film 51 with a thickness of 3000A was deposited as stratum disjunctum on the glass substrate 50. What is necessary is just to deposit it by the approach of mass-producing, since it is etched in case the silicon film 51 separates the circuit and substrate which are formed on it and it is hardly made into a problem about membraneous quality. Furthermore, the silicon film may be amorphous, or crystallinity is sufficient as it, and it may also contain other elements.

[0026] moreover, a glass substrate -- Corning 7059 -- said -- 1737 and the NH techno glass NA45 -- said -- what is necessary is just to use the non-alkali or low alkali glass of 35 and Nippon Electric Glass OA2 grade, and quartz glass Since the area used for one liquid crystal display in this invention is very small although the cost poses a problem when using quartz glass, the cost per unit is fully small.

[0027] On the silicon film 51, the oxidation silicon film 53 with a thickness of 200nm was deposited. Since this oxidation silicon film turns into substrate film, sufficient cautions are required for production. And the crystalline island-like silicon fields (silicon island) 54 and 55 were formed by the well-known approach. Although the thickness of this silicon film influenced the property of the semiconductor circuit to need greatly, generally its thinner one was desirable. In this example, it could be 40-60nm.

[0028] Moreover, in order to obtain crystalline silicon, the approach (the laser annealing method) of irradiating strong light, such as laser, and the approach (solid phase grown method) of carrying out solid phase growth by heat annealing are used for an amorphous silicon. If catalyst elements, such as nickel, are added to silicon so that it may be indicated by JP,6-244104,A in case a solid phase grown method is used, crystallization temperature is lowered and annealing time amount can be shortened. Furthermore, laser annealing of the silicon made to crystallize with a solid phase grown method may be once carried out like JP,6-318701,A. It should just determine whether which approach is adopted by the property of a semiconductor circuit, heat-resistant temperature of a substrate, etc. which are needed.

[0029] Then, the gate dielectric film 56 of oxidation silicon with a thickness of 120nm was deposited with the plasma-CVD method or the heat CVD method, and a gate electrode and wiring 57 and 58 were further formed with crystalline silicon with a thickness of 500nm. gate wiring -- metals, such as aluminum, and a tungsten, titanium, -- or those silicides are sufficient. furthermore -- the case where a metaled gate electrode is formed -- JP,5-267667,A -- or -- said -- as indicated in 6-338612, the top face or side face may be covered with an anodic oxidation object. It should just determine from what kind of ingredient a gate electrode is constituted by the property of a semiconductor circuit, heat-resistant temperature of a substrate, etc. which are needed. ( Drawing 4 (A))

[0030] Then, in self aryne, the impurity of N type and P type was introduced into the silicon island with means, such as the ion doping method, and the N type field 59 and the P type field 60 were formed. And the layer insulation object (oxidation silicon film with a thickness of 500nm) 61 was deposited with the well-known means. And the contact hole was punctured to this and the aluminium alloy wiring 62-64 was formed. ( Drawing 4 (B))

[0031] Furthermore, the polyimide film 70 was formed as passivation film on these. The polyimide film is

formed by applying and hardening a varnish. At this example, it is photograph NISU UR-3800 of Toray Industries, Inc. It used. It applies by the spinner first. What is necessary is just to decide spreading conditions according to desired thickness. Here, the polyimide film of about 4  $\mu\text{m}$ (s) was formed on the conditions for 3000rpm and 30 seconds. After drying this, exposure and development are performed. A desired pattern can be obtained by choosing conditions suitably. Then, the film was hardened by processing at 300 degrees C among nitrogen-gas-atmosphere mind. Furthermore, the metal wiring 90 of aluminum was formed by the spatter on it. ( Drawing 4 (C) )

[0032] Then, the substrate 72 for an imprint is pasted up on said semiconductor integrated circuit by resin 71. The substrate for an imprint can use glass plastics etc. that there should just be reinforcement and surface smoothness for holding an integrated circuit temporarily. Since this substrate for an imprint re-exfoliates later, its quality of the material with easy removal is [ resin 71 ] desirable. Moreover, exfoliations, such as a binder, may use an easy thing. ( Drawing 5 (A) )

[0033] Thus, the processed substrate was left in the air current of the mixed gas of a 3 chlorination fluorine ( $\text{ClF}_3$ ) and nitrogen. Both the flow rates of a 3 chlorination fluorine and nitrogen were set to 500sccm(s). Reaction pressure was set to 1 – 10Torr. Temperature was made into the room temperature. The property that halogenation fluorines, such as a 3 chlorination fluorine, etch silicon alternatively is known. On the other hand, most oxidization silicon is not etched. the sake -- the passage of time -- \*\* -- although stratum disjunctum 51 is etched, the substrate layer 53 is hardly etched and it does not have a damage to a TFT component. If time amount furthermore passes, stratum disjunctum 51 will be etched completely and a semiconductor integrated circuit will exfoliate completely. ( Drawing 5 (B) )

[0034] Next, the exfoliative semiconductor integrated circuit is pasted up on the substrate 75 of a liquid crystal display by resin 76, and the substrate 72 for an imprint is removed. ( Drawing 5 (C) )

Thus, the imprint of the semiconductor integrated circuit to the substrate of a display was completed. As a substrate of a liquid crystal display, PES (polyether ape phon) with a thickness of 0.3mm was used.

[0035] Electric connection is made by irradiating and heating the part to which the metal wiring 90 finally laps with the wiring electrode 80 arranged on the substrate of a liquid crystal display by YAG laser 85. ( Drawing 5 (D) )

[0036] Thus, formation of the semiconductor integrated circuit to one substrate of a liquid crystal display was ended. Thus, a liquid crystal display is completed using the substrate obtained.

[0037] [Example 2] This example shows the outline of a process of connecting electrically wiring on the substrate of a liquid crystal display, and metal wiring of a semiconductor integrated circuit. This example is explained using drawing 6 . Drawing 6 shows the enlarged drawing of the connection place of the wiring electrode on the substrate of a liquid crystal display, and metal wiring of a semiconductor integrated circuit.

[0038] The wiring electrode 101 which consists of transparence electric conduction film is formed by the spatter on the substrate 100 of a liquid crystal display. Furthermore, the pad 102 which consists of a low-melt point point metal is formed in the place electrically connected with a semiconductor integrated circuit by the spatter.

[0039] Next, it fixes mechanically through adhesives 104 by the approach which stated the semiconductor integrated circuit and the metal wiring 103 which were produced on another substrate in the example 1 ( drawing 6 (A) ).

[0040] The part where YAG laser 106 is used and a pad 102 finally laps with the metal wiring 103 is fused, and electrical installation 108 is completed. ( Drawing 6 (B) )

[0041] Here, although laser radiation was performed from the metal wiring 103, effectiveness with the same said of the exposure from the substrate 100 bottom is acquired.

[0042]

[Effect of the Invention] \*\*\*\*\* 7 variation is possible, concerning the class of substrate of an indicating equipment, thickness, and magnitude at this invention. For example, as shown in the example 1,



the liquid crystal display of the shape of a very thin film can also be obtained. In this case, a display may be stuck according to a curved surface. Furthermore, as a result of easing constraint of the class of substrate, like a plastic plate, it is light and a strong shock-proof ingredient can also be used, and carrying nature also improves.

[0043] Moreover, since the area which a driver line has chiefly is small, the degree of freedom of arrangement of a display and other equipments increases. since it is possible typically to push a driver line in a number mm [ around the screen / of pieces ] field, the display itself is very simple and it is the product which was rich in fashionability. The application range also spreads variously and, therefore, industrial worth of this invention is very high.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

[Brief Description of the Drawings]

[Drawing 1] The example of the cross-section structure of this invention is shown.

[Drawing 2] The outline of the production approach of the display of this invention is shown.

[Drawing 3] The cross-section structure of the display of one example of this invention is shown.

[Drawing 4] An example of the making process of the semiconductor integrated circuit used for this invention is shown.

[Drawing 5] The process which pastes up a semiconductor integrated circuit on the substrate of a display is shown.

[Drawing 6] An example of the process of the electrical installation of wiring used for this invention is shown.

[Description of Notations]

1 ... Driver Line Section of Liquid Crystal Display

2 ... Matrix Section of Liquid Crystal Display

3 ... Substrate of Liquid Crystal Display

4 ... Metal Electrode

5 ... Resin

6 ... Semiconductor Integrated Circuit

7 ... N Channel Mold TFT

8 ... P Channel Mold TFT

9 ... Substrate Film

10 ... Interlayer insulation film

11 ... Passivation film

12 ... Wiring electrode of a liquid crystal display

21 ... Substrate which forms stick crystal

22 ... Semiconductor integrated circuit  
23 24 Stick crystal  
25 27 Substrate of a liquid crystal display  
26 28 Field in which the circuit pattern is formed  
29 30 Driver line moved on the substrate of a liquid crystal display  
26 ... Field contrary to the field in which the circuit pattern is formed  
31 ... Electrode of a liquid crystal display  
32 ... Resin  
33 ... Metal electrode  
34 ... Semiconductor integrated circuit  
35 ... Anisotropy electric conduction adhesives  
36 ... Conductive particle  
37 ... Bump  
40 ... Substrate of a liquid crystal display  
50 ... Substrate which manufactures a semiconductor integrated circuit  
51 ... Stratum disjunctum  
53 ... Substrate film  
54-55 Silicon island  
56 ... Interlayer insulation film  
57-58 Gate electrode  
59 ... N type field  
60 ... P type field  
61 ... Gate dielectric film  
62-64 Aluminium alloy electrode  
70 ... Passivation film  
71 ... Adhesives  
72 ... Substrate for an imprint  
75 ... Substrate of a liquid crystal display  
76 ... Resin  
80 ... Wiring electrode of a liquid crystal display  
85 ... Laser light  
90 ... Metal electrode  
100 ... Substrate of a liquid crystal display  
101 ... Transparence electric conduction film  
102 ... Pad  
103 ... Metal wiring  
104 ... Adhesives  
106 ... Laser light  
108 ... Electrical installation part

---

[Translation done.]